

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年2月22日 (22.02.2001)

PCT

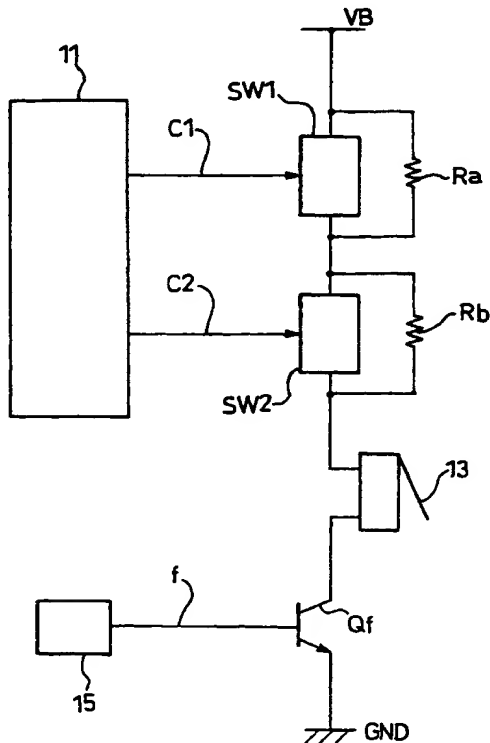
(10) 国際公開番号  
WO 01/13512 A1

- (51) 国際特許分類: H03G 3/02 (72) 発明者; および  
(21) 国際出願番号: PCT/JP00/05336 (75) 発明者/出願人(米国についてのみ): 井上昌幸 (INOUE, Masayuki) [JP/JP]; 〒226-0017 神奈川県横浜市緑区新治町688-10 Kanagawa (JP). 五味美佳 (GOMI, Mika) [JP/JP]; 〒150-0034 東京都渋谷区代官山町14-20-702 Tokyo (JP). 石原 崇 (ISHIHARA, Takashi) [JP/JP]; 〒224-0054 神奈川県横浜市都筑区佐江戸町749-1-480 Kanagawa (JP).  
(22) 国際出願日: 2000年8月9日 (09.08.2000)  
(25) 国際出願の言語: 日本語  
(26) 国際公開の言語: 日本語  
(30) 優先権データ: 特願平11/226656 / 1999年8月10日 (10.08.1999) JP (74) 代理人: 弁理士 小栗昌平, 外(OGURI, Shohei et al.); 〒107-6028 東京都港区赤坂一丁目12番32号 アーク森ビル28階 栄光特許事務所 Tokyo (JP).  
(71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-0050 大阪府門真市大字門真1006番地 Osaka (JP). (81) 指定国(国内): AU, CN, IN, US.

[続葉有]

(54) Title: VOLUME ADJUSTER FOR SOUND GENERATING DEVICE

(54) 発明の名称: 発音器音量調整装置



(57) Abstract: A volume adjuster for a sound generating device for changing the volume in multiple steps, made upper of a small number of parts. The volume adjuster comprises a sound generating unit (13), two resistors (Ra, Rb) connected in series with a drive circuit of the sound generating unit (13), two switch sections (SW1, SW2) connected, respectively, in parallel with the resistors (Ra, Rb), a control section (11) for turning the switch sections (SW1, SW2) on/off with control signals (C1, C2), an NPN transistor (Qf) connected in series with the sound generating unit (13), and a sound pattern generator (15) for turning the NPN transistor (Qf) on/off with a sound pattern signal (f) wherein the volume of the sound generated by the sound generating unit (13) is regulated stepwise by turning the switch sections (SW1, SW2) on/off with the control signals (C1, C2) thereby selecting the resistance of a resistor connected with the sound generating unit (13) variably.

[続葉有]

WO 01/13512 A1



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

---

(57) 要約:

より少ない部品点数の構成で多段階の音量切替えを行い得る発音器音量調整装置を提供することを目的とする。

発音器 (13) と、発音器 (13) の駆動回路に直列に接続された2個の抵抗 (Ra), (Rb) と、抵抗 (Ra), (Rb) にそれぞれ並列に接続された2個のスイッチ部 (SW1), (SW2) と、制御信号 (C1), (C2) によりスイッチ部 (SW1), (SW2) をオン/オフ制御する制御部 (11) と、発音器 (13) に直列に接続されたNPN型トランジスタ (Qf) と、鳴音パターン信号 (f) によりNPN型トランジスタ (Qf) をオン/オフ制御する鳴音パターン発生器 (15) とを備え、制御信号 (C1), (C2) によってスイッチ部 (SW1), (SW2) をオン/オフ制御し、発音器 (13) に接続される抵抗値を可変選択して発音器 (13) の音量を段階的に調整する。

## 明 細 書

## 発音器音量調整装置

## &lt;技術分野&gt;

本発明は、携帯電話、PHS、家庭用電話等に使用される発音器（サウンダ、リング等ともいう）の音量を調整する発音器音量調整装置に係り、特に、発音器の音量をより少ないハードウェア構成で多段調整可能な発音器音量調整装置に関する。

## &lt;背景技術&gt;

従来の発音器音量調整装置として、例えば特開平10-161687号公報に開示の「サウンダ音量調整回路」がある。図13は、この従来の発音器音量調整装置を示す回路構成図である。同図において、本従来例の発音器音量調整装置は、制御部101と、鳴音パターン信号発生器103と、ANDゲートU11～U14と、NPN型トランジスタQ11～Q14と、抵抗R11～R14と、発音器（サウンダ）105とを備えて構成され、発音器105の音量を決定する抵抗R11～R14をNPN型トランジスタQ11～Q14のスイッチング制御で選択する構成である。

すなわち、CPUやマイコン等によって実現される制御部101からの制御信号C11、C12、並びに、鳴音パターン信号発生器103からの鳴音パターン信号fにより、ゲート回路を介して4個のNPN型トランジスタQ11～Q14を選択駆動する。

ゲート回路は4個のANDゲートU11～U14で構成されている。鳴音パターン信号fは、全てのANDゲートU11～U14のHiイネーブル端子に入力され、また制御信号C11は、ANDゲートU11、U12のLoイネーブル端子およびANDゲートU13、U14のHiイネーブル端子に入力され、さらに制御信号C12は、ANDゲートU11、U13のLoイネーブル端子およびA

NDゲートU12, U14のHiイネーブル端子に入力されている。

発音器105の音量は、制御信号C11, C12の組み合わせ制御により、図14の説明図に示すように、「大」、「中(大)」、「中(小)」、「小」の4段階に切替えられる。なお、音量を決定する抵抗R11~R14の抵抗値には、 $R11 < R12 < R13 < R14$ の大小関係があるものとする。

まず、図14に示すように、制御信号C11, C12の各電圧レベルが共に“L”レベルであるとき、トランジスタQ11が鳴音パターン信号fにしたがってオン/オフ動作し、最小の抵抗値の抵抗R11に依存した電流によって駆動されるため、発音器105の音量は「大」となる。また、制御信号C11が“L”レベルで制御信号C12が“H”レベルであるときは、トランジスタQ12がオン/オフ動作し、抵抗R12に依存した電流によって駆動されるため、音量は「中(大)」となる。また、制御信号C11が“H”レベルで制御信号C12が“L”レベルであるときは、トランジスタQ13がオン/オフ動作し、抵抗R13に依存した電流によって駆動されるため、音量は「中(小)」となる。さらに、制御信号C11, C12が共に“H”レベルであるときには、トランジスタQ14がオン/オフ動作し、最大の抵抗値の抵抗R14に依存した電流によって駆動されるため、音量は「小」となる。

このように、従来の発音器音量調整装置では、制御部101からの制御信号C11, C12によって4段階の音量切替えが可能である。また、鳴音パターン信号fのデューティ比を変化させることによって、発音器105が発する音の音量を微調整することもできる。例えば、鳴音パターン信号fのデューティ比を大きくすれば音量は増大する。

しかしながら、上記従来の発音器音量調整装置にあっては、n段階の音量切替えを行うために、ANDゲート、トランジスタおよび抵抗のそれぞれについてn個を必要とする構成であり、音量切替えの段階数の増加に応じて回路を構成する部品点数も増加してしまい、多段階の音量切替えを行う際には、部品点数の増加によって実装面積や装置サイズが大きくなって装置の縮小化・軽量化の妨げとなり、また装置コスト低減の妨げともなるという問題点があった。

また、近年の発音器音量調整装置では、発音器のボリューム調整を行う際に、鳴音パターン信号をPWM (Pulse Width Modulation) 制御信号とすることにより、より少ない制御信号数でボリューム調整を実現している。しかしながら、最近流行しているメロディ音の音量制御では、PWM制御方式によるボリューム調整を行った場合に、音量と共に音色も変化してしまうという不具合が生じていた。したがって、メロディ音の音量制御では、PWM制御方式と上記従来例のような音量調整用抵抗の選択制御方式とを併用した構成とする必要があり、音量調整用抵抗の選択制御方式のより少ないハードウェア構成による実現が望まれていた。

本発明は、上記従来の問題点および事情に鑑みてなされたものであって、より少ない部品点数の構成で多段階の音量切替えを行うことができ、しかもメロディ音の音量制御においても音色を変えことなく音量調整することができる発音器音量調整装置を提供することを目的としている。

#### <発明の開示>

上記課題を解決するために、本発明に係る発音器音量調整装置は、

(1) 発音器の駆動回路に直列に接続された複数の抵抗と、前記複数の抵抗にそれぞれ並列に接続された複数の第1のスイッチング手段と、前記複数の第1のスイッチング手段に供給する制御信号により該第1のスイッチング手段をオン／オフ制御する制御手段と、前記発音器に直列に接続された第2のスイッチング手段と、前記第2のスイッチング手段に供給する鳴音パターン信号により該第2のスイッチング手段をオン／オフ制御する鳴音パターン発生手段とを備えたものである。

(2) 前項(1)に記載の発音器音量調整装置において、前記複数の抵抗が前記発音器と接地電位との間に接続され、前記複数の第1のスイッチング手段を、前記制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第1半導体スイッチとしたものである。

(3) 前項(1)に記載の発音器音量調整装置において、前記複数の抵抗が前記発音器と駆動電源電位との間に接続され、前記複数の第1のスイッチング手

段が、前記制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第2半導体スイッチであり、前記制御信号の信号経路に、それぞれ前記第2半導体スイッチから前記制御手段への電流の逆流を阻止する逆流阻止手段を備えたものである。

(4) 前項(1)に記載の発音器音量調整装置において、前記複数の抵抗の一部分が前記発音器と接地電位との間に接続され、前記複数の抵抗の他の部分が前記発音器と駆動電源電位との間に接続され、前記複数の抵抗の一部分に並列接続される複数の第1のスイッチング手段が、前記制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第1半導体スイッチであり、前記複数の抵抗の他の部分に並列接続される複数の第1のスイッチング手段が、前記制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第2半導体スイッチであり、前記第2半導体スイッチに供給される制御信号の信号経路に、それぞれ前記第2半導体スイッチから前記制御手段への電流の逆流を阻止する逆流阻止手段を備えたものである。

(5) 前項(2)または(4)に記載の発音器音量調整装置において、前記第1半導体スイッチを、NPN型トランジスタまたはNチャネル型電界効果トランジスタとしたものである。

(6) 前項(3)または(4)に記載の発音器音量調整装置において、前記第2半導体スイッチを、PNP型トランジスタまたはPチャネル型電界効果トランジスタとし、前記逆流阻止手段を、NPN型トランジスタとしたものである。

(7) 前項(1)、(2)、(3)、(4)、(5)または(6)に記載の発音器音量調整装置において、前記鳴音パターン発生手段は、所定の信号と基準電圧とを比較する比較手段を備え、前記基準電圧に応じてデューティ比が変化するPWM制御信号を前記鳴音パターン信号として出力するものである。

(8) 前項(1)、(2)、(3)、(4)、(5)、(6)または(7)に記載の発音器音量調整装置において、前記鳴音パターン発生手段は、所定デューティ比の信号とデューティ比可変のPWM制御信号との論理積をとって前記鳴音パターン信号を生成するものである。

本発明の前項（１）に係る発音器音量調整装置では、制御手段から供給される制御信号によって、複数の抵抗にそれぞれ並列に接続された複数の第１のスイッチング手段をオン／オフ制御して、発音器の駆動回路に接続される抵抗値を段階的に可変選択とすることにより、発音器の音量を調整するようにしている。また、鳴音パターン信号発生手段からの鳴音パターン信号により第２のスイッチング手段をオン／オフ制御することにより、発音器の音量を微調整することも可能である。ここで、鳴音パターン信号は単音、デュアルトーンまたはメロディ音等のパターンを決定するものであり、音階は該鳴音パターン信号の周波数によって決定される。

このように、 $j$ 本の制御信号の組み合わせ制御に応じた $j$ 個のスイッチ部の状態（オン／オフ）により、 $2^j$ 段階の音量切替えが可能である。したがって、従来、 $2^j$ 個のANDゲート、トランジスタおよび抵抗をそれぞれ必要としたのに対し、本発明では、基本的に $j+1$ 個のトランジスタおよび $j$ 個の抵抗で構成することが可能であり、このハードウェア物量の差は音量切替えの段階数の増加にしたがって顕著である。結果として、本発明によれば、多段階の音量切替えを行う場合でも、部品点数を抑制して装置の縮小化・軽量化或いは装置コスト低減に貢献することができる。

また、前項（２）および（５）に係る発音器音量調整装置では、複数の抵抗を発音器と接地電位との間に接続して、複数の第１のスイッチング手段を、制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第１半導体スイッチ、例えばNPN型トランジスタまたはNチャネル型電界効果トランジスタとするのが望ましい。このように、制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第１半導体スイッチを用いた場合には、 $2^j$ 段階の音量切替えを、 $j+1$ 個のトランジスタおよび $j$ 個の抵抗で構成することが可能である。

また、前項（３）および（６）に係る発音器音量調整装置では、複数の抵抗を発音器と駆動電源電位との間に接続して、複数の第１のスイッチング手段を、制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第２半導

体スイッチ、例えばPNP型トランジスタまたはPチャネル型電界効果トランジスタとし、制御信号の信号経路に逆流阻止手段（例えばNPN型トランジスタ）を具備して、第2半導体スイッチから制御手段への電流の逆流を阻止するようにしている。

ここで、逆流阻止手段は、制御信号を出力する制御部の各出力端子がオープンコレクタまたはオープンドレインで、制御部側の電源電圧が駆動電源電圧よりも低い場合に、制御部への逆流電流によって破壊するのを防止するために用いている。このように、制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第2半導体スイッチを用いた場合には、 $2^j$ 段階の音量切替えを、基本的に $j+1$ 個のトランジスタおよび $j$ 個の抵抗で構成することが可能であり、逆流阻止手段を付加する場合であっても、さらに $j$ 個の逆流阻止手段（例えばNPN型トランジスタ）が必要となるだけである。

また、前項（4）、（5）、（6）に係る発音器音量調整装置では、複数の抵抗の一部分を発音器と接地電位との間に接続し、複数の抵抗の他の部分が発音器と駆動電源電位との間に接続して、複数の抵抗の一部分に並列接続される複数の第1のスイッチング手段を、制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第1半導体スイッチ、例えばNPN型トランジスタまたはNチャネル型電界効果トランジスタとし、また、複数の抵抗の他の部分に並列接続される複数の第1のスイッチング手段を、制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第2半導体スイッチ、例えばPNP型トランジスタまたはPチャネル型電界効果トランジスタとし、第2半導体スイッチに供給される制御信号の信号経路に逆流阻止手段（例えばNPN型トランジスタ）を具備して、第2半導体スイッチから制御手段への電流の逆流を阻止するようにしている。

このように、制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第1半導体スイッチおよび制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第2半導体スイッチを併用した場合には、 $2^j$ 段階の音量切替えを、基本的に $j+1$ 個のトランジスタおよび $j$ 個の抵抗で構成するこ



とが可能であり、逆流阻止手段を付加する場合であっても、さらに第2半導体スイッチの個数分の逆流阻止手段（例えばNPN型トランジスタ）が必要となるだけである。

また、前項（7）に係る発音器音量調整装置では、鳴音パターン発生手段において、比較手段により所定の信号と基準電圧とを比較して、基準電圧に応じてデューティ比が変化するPWM制御信号を鳴音パターン信号として出力する。このように、鳴音パターン信号をPWM制御信号とし、例えば、発音器の駆動回路に接続される抵抗値を段階的に可変選択する選択制御方式によりおおまかな音量調整を行うと共に、PWM制御信号を用いたPWM制御方式によって音量の微調整を行うようにすれば、ハードウェア物量を削減すると共に、メロディ音の音量制御における音色の変化という不具合についても抑制することができる。

さらに、前項（8）に係る発音器音量調整装置では、鳴音パターン発生手段において、所定デューティ比の信号とデューティ比可変のPWM制御信号との論理積をとって鳴音パターン信号を生成する。これにより、PWM制御方式によって音量のより細かな微調整が可能となる。

#### <図面の簡単な説明>

図1は、本発明の第1の実施形態に係る発音器音量調整装置を示す回路構成図である。

図2は、実施形態の発音器音量調整装置におけるスイッチ部の状態と発音器の音量との関係を示す説明図である。

図3は、第1の実施形態の第1実施例に係る発音器音量調整装置を示す回路構成図である。

図4は、第1の実施形態の第2実施例に係る発音器音量調整装置を示す回路構成図である。

図5は、本発明の第2の実施形態に係る発音器音量調整装置を示す回路構成図である。

図6は、第2の実施形態の第1実施例に係る発音器音量調整装置を示す回路構

成図である。

図 7 は、第 2 の実施形態の第 2 実施例に係る発音器音量調整装置を示す回路構成図である。

図 8 は、本発明の第 3 の実施形態に係る発音器音量調整装置を示す回路構成図である。

図 9 は、本発明の第 4 の実施形態に係る発音器音量調整装置を示す回路構成図である。

図 10 は、本発明の第 5 の実施形態に係る発音器音量調整装置を示す回路構成図である。

図 11 は、第 5 の実施形態の第 1 実施例に係る発音器音量調整装置を示す回路構成図である。

図 12 は、第 5 の実施形態の第 2 実施例に係る発音器音量調整装置を示す回路構成図である。

図 13 は、従来の発音器音量調整装置を示す回路構成図である。

図 14 は、従来の発音器音量調整装置における制御信号と発音器の音量との関係を示す説明図である。

なお、図中の符号、11 は制御部、13 は発音器、15 は鳴音パターン信号発生器、17 はコンパレータ、19 は AND ゲート、C1, C2 は制御信号、f は鳴音パターン信号、SW1, SW2 はスイッチ部、Ra, Rb は抵抗、Qf, Q3, Q4 は NPN 型トランジスタ、Q1, Q2 は PNP 型トランジスタ、Q5, Q6 は NPN 型トランジスタ、P1, P2 は P チャネル型 FET (電界効果トランジスタ)、P3, P4 は N チャネル型 FET (電界効果トランジスタ)、R1 ~ R6 は抵抗である。

#### < 発明を実施するための最良の形態 >

以下、本発明の発音器音量調整装置の実施の形態について、〔第 1 の実施形態〕、〔第 2 の実施形態〕、〔第 3 の実施形態〕、〔第 4 の実施形態〕、〔第 5 の実施形態〕の順に図面を参照して詳細に説明する。なお、各実施形態の説明中で示す数値は、

一設計例としての例示であり、本発明の発音器音量調整装置がそのような数値に限定されるものではない。

### 〔第 1 の実施形態〕

図 1 は、本発明の第 1 の実施形態に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態の発音器音量調整装置は、発音器 13 と、発音器 13 の駆動回路に直列に接続された 2 個の抵抗  $R_a$ 、 $R_b$  と、抵抗  $R_a$ 、 $R_b$  にそれぞれ並列に接続された 2 個のスイッチ部（スイッチング手段） $SW_1$ 、 $SW_2$  と、スイッチ部  $SW_1$ 、 $SW_2$  にそれぞれ供給する制御信号  $C_1$ 、 $C_2$  により該スイッチ部  $SW_1$ 、 $SW_2$  をオン／オフ制御する制御部 11 と、発音器 13 に直列に接続された NPN 型トランジスタ（第 2 のスイッチング手段） $Q_f$  と、NPN 型トランジスタ  $Q_f$  に供給する鳴音パターン信号  $f$  により該 NPN 型トランジスタ  $Q_f$  をオン／オフ制御する鳴音パターン発生器 15 とを備えて構成されている。

なお、抵抗  $R_a$  およびスイッチ部  $SW_1$  の並列回路と、抵抗  $R_b$  およびスイッチ部  $SW_2$  の並列回路とは、駆動電源  $V_B$  と発音器 13 との間に直列に接続され、NPN 型トランジスタ  $Q_f$  は発音器 13 と接地電位  $GND$  との間に接続された構成である。また、本実施形態の構成は、スイッチ部  $SW_1$ 、 $SW_2$  に、制御信号  $C_1$ 、 $C_2$  がバイナリ制御信号で “L” レベルのときにオン状態に遷移する第 2 半導体スイッチ（PNP 型トランジスタまたは P チャネル型電界効果トランジスタ）を用いる場合を想定しているが、この場合、電源（ $V_B$ ）側端子と制御電極との間に、該第 2 半導体スイッチのオン状態への遷移に必要な電位差を確保する必要性から、電源（ $V_B$ ）側により近く接続される抵抗（ $R_a$ ）を、発音器 13 側により近く接続される抵抗（ $R_b$ ）よりも小さい抵抗値とするのが望ましい。

すなわち、CPU やマイコン等によって実現される制御部 11 からの制御信号  $C_1$ 、 $C_2$  によってスイッチ部  $SW_1$ 、 $SW_2$  をオン／オフ制御し、発音器 13 の駆動回路に接続される抵抗値を段階的に可変選択とすることにより、発音器 13 の音量を段階的に調整するものである。また、鳴音パターン信号発生器 15 か

らの鳴音パターン信号  $f$  により発音器 13 の音量を微調整することも可能である。ここで、鳴音パターン信号  $f$  には、通常、デューティ比 50 % 程度の PWM 信号が用いられ、単音、デュアルトーンまたはメロディ音等のパターンを決定する。また、メロディ音の音階は鳴音パターン信号  $f$  の周波数を変えることによって選択される。

発音器 13 の音量は、制御信号  $C1$ 、 $C2$  の組み合わせ制御に応じたスイッチ部  $SW1$ 、 $SW2$  の状態 (ON/OFF) により、図 2 の説明図に示すように、「大」、「中 (大)」、「中 (小)」、「小」の 4 段階に切替えられる。なお、音量を決定する抵抗  $Ra$ 、 $Rb$  の抵抗値には、上記の通り  $Ra < Rb$  の大小関係があり、スイッチ部  $SW1$ 、 $SW2$  のオン抵抗  $Rs1$ 、 $Rs2$  は抵抗  $Ra$ 、 $Rb$  に比べて極めて小さい値であるものとする。

まず、図 2 に示すように、制御信号  $C1$ 、 $C2$  によりスイッチ部  $SW1$ 、 $SW2$  が共にオン状態 (ON) であるとき、トランジスタ  $Qf$  が鳴音パターン信号  $f$  にしたがってオン/オフ動作するが、発音器 13 の駆動電流は抵抗値が極めて小さいスイッチ部  $SW1$ 、 $SW2$  のオン抵抗  $Rs1$ 、 $Rs2$  を介して流れることになり、総負荷は殆どゼロとなって発音器 13 の音量は最大の「大」となる。また、スイッチ部  $SW1$  がオフ状態 (OFF) でスイッチ部  $SW2$  がオン状態であるときは、駆動電流は抵抗  $Ra$  とスイッチ部  $SW2$  のオン抵抗  $Rs2$  を介して流れ、総負荷は抵抗  $Ra$  ( $Ra < Rb$ ) の抵抗値にほぼ等しいため、音量は「中 (大)」となる。また、スイッチ部  $SW1$  がオン状態でスイッチ部  $SW2$  がオフ状態であるときは、駆動電流はスイッチ部  $SW1$  のオン抵抗  $Rs1$  と抵抗  $Rb$  を介して流れ、総負荷は抵抗  $Rb$  の抵抗値分にほぼ等しいため、音量は「中 (小)」となる。さらに、スイッチ部  $SW1$ 、 $SW2$  が共にオフ状態であるときには、駆動電流は抵抗  $Ra$ 、 $Rb$  を介して流れ、総負荷は抵抗  $Ra$  および  $Rb$  の抵抗値の合計となるため、音量は最小の「小」となる。

次に、本実施形態の発音器音量調整装置のより具体的な実施例について、図 3 および図 4 を参照して詳細に説明する。第 1 実施例 (図 3) では、スイッチ部  $SW1$ 、 $SW2$  に PNP 型バイポーラトランジスタを使用し、第 2 実施例 (図 4)

では、スイッチ部SW1, SW2にPチャネル型FET（電界効果トランジスタ）を使用したものである。

（第1実施例）

先ず図3は、第1の実施形態の第1実施例に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態では、発音器音量調整装置のスイッチ部SW1, SW2にPNP型バイポーラトランジスタQ1, Q2を使用している。

また、図3において、PNP型トランジスタQ1, Q2のベース－エミッタ間には、ベース－エミッタ間電圧 $V_{BE}$ としてオン状態への遷移に必要な電位差（0.7V程度）を持たせるために、抵抗R1, R2がそれぞれ接続されている。また、PNP型トランジスタQ1, Q2のベースには、それぞれベース抵抗R1b, R2bが接続されている。

また、PNP型トランジスタQ1, Q2は、ベース電極に供給される制御信号C1, C2が“L”レベルの時にオン状態に遷移するスイッチング素子であるため、制御信号C1, C2を出力する制御部11の各出力端子がオープンコレクタまたはオープンドレインで、制御部11側の電源電圧が駆動電源VBの電源電圧よりも低い場合には、制御部11に電流が逆流して制御部11を破壊してしまうおそれがある。このため、本実施例では、制御部11への電流の逆流を防止するための逆流阻止手段を設けている。図3に示す例では、エミッタ接地されたNPN型トランジスタQ3, Q4がそれぞれPNP型トランジスタQ1, Q2に対する逆流阻止手段である。また、NPN型トランジスタQ3, Q4には、それぞれベース－エミッタ間抵抗R3, R4およびベース抵抗R3b, R4bが接続されている。

（第2実施例）

次に図4は、第1の実施形態の第2実施例に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態では、発音器音量調整装置のスイッチ部SW1, SW2にPチャネル型FET（電界効果トランジスタ）P1, P2を使用している。

Pチャネル型FET P1, P2は、ゲート電極に供給される制御信号C1, C2が“L”レベルの時にオン状態に遷移するスイッチング素子であるため、第1実施例と同様に、制御信号C1, C2を出力する制御部11の各出力端子がオープンコレクタまたはオープンドレインで、制御部11側の電源電圧が駆動電源VBの電源電圧よりも低い場合には、制御部11に電流が逆流して制御部11を破壊してしまうおそれがある。このため、本実施例では、制御部11への電流の逆流を防止するための逆流阻止手段を設けている。図4に示す例では、エミッタ接地されたNPN型トランジスタQ3, Q4がそれぞれPNP型トランジスタQ1, Q2に対する逆流阻止手段である。また、NPN型トランジスタQ3, Q4には、それぞれベース-エミッタ間抵抗R3, R4およびベース抵抗R3b, R4bが接続されている。

以上のように、第1の実施形態（第1実施例および第2実施例を含む）の発音器音量調整装置によれば、制御信号C1, C2の組み合わせ制御に応じたスイッチ部SW1, SW2の状態（ON/OFF）により、4段階の音量切替えが可能である。

また、鳴音パターン信号fのデューティ比および周波数を変化させることによって、発音器13が発する音（単音、デュアルトーン、メロディ音等）の音量や音階を微調整することもできる。例えば、鳴音パターン信号fのデューティ比を大きくすれば音量を増大させることができる。また、鳴音パターン信号fをPWM制御信号とし、主として音量調整用抵抗（Ra, Rb）の選択制御方式によりおおまかな音量調整を行い、PWM制御方式によって微調整することにより、メロディ音の音量制御における音色の変化という不具合についても抑制することができる。

なお、本実施形態では、4段階の音量切替えを行う構成であったが、容易に多段階への拡張が可能である。例えば、8段階の音量切替えを行う構成とするには、スイッチ部および抵抗の並列回路を3個、発音器13と駆動電源VBの間に直列接続し、3本の制御信号で3個のスイッチ部をそれぞれオン/オフ制御するようにすればよい。

また、発音器音量調整装置のハードウェア物量について、従来例（図 1 3）との比較をすれば、 $n (= 2^k)$  段階の音量切替えを行うために、従来例では、 $n$  個の AND ゲート、トランジスタおよび抵抗を必要としたが、本実施形態では、基本的に  $k + 1$  個のトランジスタおよび  $k$  個の抵抗で構成することが可能であり、逆流阻止手段を付加する場合であっても、さらに  $k$  個のトランジスタが必要となるだけである。このハードウェア物量の差は音量切替えの段階数の増加にしたがって顕著であり、本実施形態によれば、多段階の音量切替えを行う場合でも、部品点数を抑制して装置の縮小化・軽量化或いは装置コスト低減に貢献することができる。

## 〔第 2 の実施形態〕

次に図 5 は、本発明の第 2 の実施形態に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態の発音器音量調整装置は、第 1 の実施形態と同様に、発音器 1 3 と、発音器 1 3 の駆動回路に直列に接続された 2 個の抵抗  $R_a$ 、 $R_b$  と、抵抗  $R_a$ 、 $R_b$  にそれぞれ並列に接続された 2 個のスイッチ部  $SW_1$ 、 $SW_2$  と、制御信号  $C_1$ 、 $C_2$  によりスイッチ部  $SW_1$ 、 $SW_2$  をオン／オフ制御する制御部 1 1 と、NPN 型トランジスタ  $Q_f$  と、鳴音パターン信号  $f$  により NPN 型トランジスタ  $Q_f$  をオン／オフ制御する鳴音パターン発生器 1 5 とを備えて構成されている。

なお、抵抗  $R_b$  およびスイッチ部  $SW_2$  の並列回路と、抵抗  $R_a$  およびスイッチ部  $SW_1$  の並列回路と、NPN 型トランジスタ  $Q_f$  は、発音器 1 3 と接地電位  $GND$  との間に直列に接続された構成である。また、本実施形態の構成は、スイッチ部  $SW_1$ 、 $SW_2$  に、制御信号  $C_1$ 、 $C_2$  がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第 1 半導体スイッチ（NPN 型トランジスタまたは N チャネル型電界効果トランジスタ）を用いる場合を想定しているが、この場合、接地電位（ $GND$ ）側端子と制御電極との間に、該第 1 半導体スイッチのオン状態への遷移に必要な電位差を確保する必要性から、接地電位（ $GND$ ）側により近く接続される抵抗（ $R_a$ ）を、発音器 1 3 側により近く接続される抵抗（ $R$

b) よりも小さい抵抗値とするのが望ましい。

すなわち、本実施形態においても、制御部 11 からの制御信号 C1, C2 によってスイッチ部 SW1, SW2 をオン／オフ制御し、発音器 13 の駆動回路に接続される抵抗値を段階的に可変選択とすることにより、発音器 13 の音量を段階的に調整する。また、鳴音パターン信号発生器 15 からの鳴音パターン信号 f により発音器 13 の音量を微調整することも可能である。ここで、鳴音パターン信号 f には、通常、デューティ比 50% 程度の PWM 信号が用いられ、単音、デュアルトーンまたはメロディ音等のパターンを決定する。また、メロディ音の音階は鳴音パターン信号 f の周波数を変えることによって選択される。

また本実施形態においても、発音器 13 の音量は、制御信号 C1, C2 の組み合わせ制御に応じたスイッチ部 SW1, SW2 の状態 (ON/OFF) により、図 2 の説明図に示すように、「大」、「中 (大)」、「中 (小)」、「小」の 4 段階に切替えられる。なお、音量を決定する抵抗  $R_a$ ,  $R_b$  の抵抗値には、上記の通り  $R_a < R_b$  の大小関係があり、スイッチ部 SW1, SW2 のオン抵抗  $R_{s1}$ ,  $R_{s2}$  は抵抗  $R_a$ ,  $R_b$  に比べて極めて小さい値である。なお、スイッチ部 SW1, SW2 の状態による抵抗の選択制御は、第 1 の実施形態と同様であるので説明を省略する。

次に、本実施形態の発音器音量調整装置のより具体的な実施例について、図 6 および図 7 を参照して詳細に説明する。第 1 実施例 (図 6) では、スイッチ部 SW1, SW2 に NPN 型バイポーラトランジスタを使用し、第 2 実施例 (図 7) では、スイッチ部 SW1, SW2 に N チャンネル型 FET (電界効果トランジスタ) を使用したものである。

#### (第 1 実施例)

先ず図 6 は、第 2 の実施形態の第 1 実施例に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態では、発音器音量調整装置のスイッチ部 SW1, SW2 に NPN 型バイポーラトランジスタ Q5, Q6 を使用している。

また、図 6 において、NPN 型トランジスタ Q5, Q6 のベース－エミッタ間



には、ベース-エミッタ間電圧 $V_{BE}$ としてオン状態への遷移に必要な電位差(0.7 V程度)を持たせるために抵抗 $R_5$ 、 $R_6$ がそれぞれ接続されている。また、NPN型トランジスタ $Q_5$ 、 $Q_6$ のベースにはそれぞれベース抵抗 $R_{5b}$ 、 $R_{6b}$ が接続されている。

## (第2実施例)

次に図7は、第2の実施形態の第2実施例に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態では、発音器音量調整装置のスイッチ部 $SW_1$ 、 $SW_2$ にNチャネル型FET(電界効果トランジスタ) $P_3$ 、 $P_4$ を使用している。

以上のように、第2の実施形態(第1実施例および第2実施例を含む)の発音器音量調整装置によれば、制御信号 $C_1$ 、 $C_2$ の組み合わせ制御に応じたスイッチ部 $SW_1$ 、 $SW_2$ の状態(ON/OFF)により、4段階の音量切替えが可能である。また、鳴音パターン信号 $f$ のデューティ比および周波数を変化させることによって、発音器13が発する音(単音、デュアルトーン、メロディ音等)の音量や音階を微調整することもできる。例えば、鳴音パターン信号 $f$ のデューティ比を大きくすれば音量を増大させることができる。また、鳴音パターン信号 $f$ をPWM制御信号とし、主として音量調整用抵抗( $R_a$ 、 $R_b$ )の選択制御方式によりおおまかな音量調整を行い、PWM制御方式によって微調整することにより、メロディ音の音量制御における音色の変化という不具合についても抑制することができる。

なお、本実施形態では、4段階の音量切替えを行う構成であったが、容易に多段階への拡張が可能である。例えば、8段階の音量切替えを行う構成とするには、スイッチ部および抵抗の並列回路を3個、発音器13と接地電位GNDの間に直列接続し、3本の制御信号で3個のスイッチ部をそれぞれオン/オフ制御するようにすればよい。また、発音器音量調整装置のハードウェア物量について、従来例(図13)との比較をすれば、 $n(=2^k)$ 段階の音量切替えを行うために、従来例では、 $n$ 個のANDゲート、トランジスタおよび抵抗を必要としたが、本実施形態では、 $k+1$ 個のトランジスタおよび $k$ 個の抵抗で構成することが可能で

ある。このハードウェア物量の差は音量切替えの段階数の増加にしたがって顕著であり、本実施形態によれば、多段階の音量切替えを行う場合でも、部品点数を抑制して装置の縮小化・軽量化或いは装置コスト低減に貢献することができる。

### 〔第 3 の実施形態〕

次に図 8 は、本発明の第 3 の実施形態に係る発音器音量調整装置の回路構成図である。本実施形態は、第 1 の実施形態の構成（図 1）と同等の構成であるが、鳴音パターン信号発生器 15 内にコンパレータ 17 を設けている点が異なる。

鳴音パターン信号発生器 15 では、コンパレータ 17 に鳴音パターンを表す信号  $f'$  および基準信号電圧  $V_{ref}$  を入力し、鳴音パターンを表す信号  $f'$  の信号レベルを基準信号電圧  $V_{ref}$  と比較して、基準信号電圧  $V_{ref}$  以上の信号レベルの時に “H” レベルとなる鳴音パターン信号  $f$  を出力する。ここで、鳴音パターンを表す信号  $f'$  は正弦波、三角波等の信号波形を持つ。

つまり、鳴音パターン発生器 15 からは、基準信号電圧  $V_{ref}$  に応じてデューティ比が変化する PWM 制御信号が鳴音パターン信号  $f$  として出力されている。例えば、第 1 または第 2 の実施形態と同様に、制御信号  $C1$ 、 $C2$  の組み合わせ制御に応じたスイッチ部  $SW1$ 、 $SW2$  の状態（ON/OFF）により発音器 13 に接続される抵抗値（ $R_a$ 、 $R_b$ ）を段階的に可変選択する選択制御方式により、おおまかに発音器 13 の音量調整を行い、基準信号電圧  $V_{ref}$  のレベル変化による鳴音パターン信号  $f$ （PWM 制御信号）のデューティ比の可変制御によって、発音器 13 の音量の微調整を行うようにする音量調整手法が考えられる。この音量調整手法によれば、デューティ比の変化に伴う発音器 13 における周波数成分の変化も僅かとなるので、メロディ音の音量制御における音色の変化を抑えることができ、結果として、発音器音量調整装置のハードウェア物量を削減できると共に、メロディ音の音量制御における音色の変化という不具合についても抑制することができる。

### 〔第 4 の実施形態〕

次に図 9 は、本発明の第 4 の実施形態に係る発音器音量調整装置の回路構成図である。本実施形態は、第 1 の実施形態の構成（図 1）と同等の構成であるが、鳴音パターン信号発生器 15 内に AND ゲート 19 を設けている点異なる。

鳴音パターン信号発生器 15 では、コンパレータ 17 に鳴音パターンを表す所定デューティ比（50%）を持つ信号  $f''$  および PWM 制御信号 PWM を入力し、これら 2 つの信号の論理積を取ったものを、NPN 型トランジスタ  $Q_f$  に供給すべき鳴音パターン信号  $f$  として出力する。

つまり、他の手段によって生成された PWM 制御信号との論理積を取ることで、鳴音パターン発生器 15 からは、デューティ比可変の PWM 制御信号が鳴音パターン信号  $f$  として出力されている。例えば、第 1 または第 2 の実施形態と同様に、制御信号  $C_1$ 、 $C_2$  の組み合わせ制御に応じたスイッチ部  $SW_1$ 、 $SW_2$  の状態（ON/OFF）により発音器 13 に接続される抵抗値（ $R_a$ 、 $R_b$ ）を段階的に可変選択する選択制御方式により、おおまかに発音器 13 の音量調整を行い、鳴音パターン信号  $f$ （PWM 制御信号）のデューティ比の可変制御によって、発音器 13 の音量のより細かな微調整を行うようにする音量調整手法が考えられる。この音量調整手法によれば、デューティ比の変化に伴う発音器 13 における周波数成分の変化も僅かとなるので、メロディ音の音量制御における音色の変化を抑えることができ、結果として、発音器音量調整装置のハードウェア物量を削減できると共に、メロディ音の音量制御における音色の変化という不具合についても抑制することができる。

#### 〔第 5 の実施形態〕

次に図 10 は、本発明の第 5 の実施形態に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態の発音器音量調整装置は、第 1 の実施形態と同様に、発音器 13 と、発音器 13 の駆動回路に直列に接続された 2 個の抵抗  $R_a$ 、 $R_b$  と、抵抗  $R_a$ 、 $R_b$  にそれぞれ並列に接続された 2 個のスイッチ部  $SW_1$ 、 $SW_2$  と、制御信号  $C_1$ 、 $C_2$  によりスイッチ部  $SW_1$ 、 $SW_2$  をオン/オフ制御する制御部 11 と、NPN 型トランジスタ  $Q_f$  と、鳴音パターン信

号  $f$  により NPN 型トランジスタ  $Q_f$  をオン／オフ制御する鳴音パターン発生器 15 とを備えて構成されている。

なお、抵抗  $R_a$  およびスイッチ部 SW1 の並列回路は、駆動電源  $V_B$  と発音器 13 との間に接続され、抵抗  $R_b$  およびスイッチ部 SW2 の並列回路と、NPN 型トランジスタ  $Q_f$  は、発音器 13 と接地電位 GND の間に直列に接続された構成である。また、本実施形態の構成は、スイッチ部 SW1 に、制御信号  $C_1$  がバイナリ制御信号で “L” レベルのときにオン状態に遷移する第 2 半導体スイッチ（PNP 型トランジスタまたは P チャネル型電界効果トランジスタ）を用い、スイッチ部 SW2 に、制御信号  $C_2$  がバイナリ制御信号で “H” レベルのときにオン状態に遷移する第 1 半導体スイッチ（NPN 型トランジスタまたは N チャネル型電界効果トランジスタ）を用いることを想定している。この場合、第 1 または第 2 の実施形態において望ましいとされた抵抗  $R_a$  および  $R_b$  間の大小関係の制約は特に考える必要はなく、 $R_a < R_b$  であっても、 $R_a > R_b$  であっても実現可能である。

すなわち、本実施形態においても、制御部 11 からの制御信号  $C_1$ 、 $C_2$  によってスイッチ部 SW1、SW2 をオン／オフ制御し、発音器 13 の駆動回路に接続される抵抗値を段階的に可変選択とすることにより、発音器 13 の音量を段階的に調整する。また、鳴音パターン信号発生器 15 からの鳴音パターン信号  $f$  により発音器 13 の音量を微調整することも可能である。ここで、鳴音パターン信号  $f$  には、通常、デューティ比 50 % 程度の PWM 信号が用いられ、単音、デュアルトーンまたはメロディ音等のパターンを決定する。また、メロディ音の音階は鳴音パターン信号  $f$  の周波数を変えることによって選択される。なお、鳴音パターン信号発生器 15 を第 3 または第 4 の実施形態のような構成とすることも可能である。

また本実施形態においても、発音器 13 の音量は、制御信号  $C_1$ 、 $C_2$  の組み合わせ制御に応じたスイッチ部 SW1、SW2 の状態（ON／OFF）により、図 2 の説明図に示すように、「大」、「中（大）」、「中（小）」、「小」の 4 段階に切替えられる。なお、図 2 の説明図に示す条件としては、音量を決定する抵抗  $R_a$ 、

$R_b$ の抵抗値は $R_a < R_b$ の大小関係があり、スイッチ部 $SW_1$ 、 $SW_2$ のオン抵抗 $R_{s1}$ 、 $R_{s2}$ は抵抗 $R_a$ 、 $R_b$ に比べて極めて小さい値としている。なお、スイッチ部 $SW_1$ 、 $SW_2$ の状態による抵抗の選択制御は、第1の実施形態と同様であるので説明を省略する。

次に、本実施形態の発音器音量調整装置のより具体的な実施例について、図11および図12を参照して詳細に説明する。第1実施例（図11）では、スイッチ部 $SW_1$ および $SW_2$ にそれぞれPNP型バイポーラトランジスタおよびNPN型バイポーラトランジスタを使用し、第2実施例（図12）では、スイッチ部 $SW_1$ および $SW_2$ にそれぞれPチャネル型FET（電界効果トランジスタ）およびNチャネル型FETを使用したものである。

#### （第1実施例）

先ず図11は、第5の実施形態の第1実施例に係る発音器音量調整装置を示す回路構成図である。同図において、本実施形態では、発音器音量調整装置のスイッチ部 $SW_1$ にPNP型バイポーラトランジスタ $Q_1$ を、スイッチ部 $SW_2$ にNPN型バイポーラトランジスタ $Q_6$ をそれぞれ使用している。

また、図11において、PNP型トランジスタ $Q_1$ およびNPN型トランジスタ $Q_6$ のベース－エミッタ間には、ベース－エミッタ間電圧 $V_{BE}$ としてオン状態への遷移に必要な電位差（0.7V程度）を持たせるために抵抗 $R_1$ 、 $R_6$ がそれぞれ接続されている。また、各トランジスタ $Q_1$ 、 $Q_6$ のベースにはそれぞれベース抵抗 $R_{1b}$ 、 $R_{6b}$ が接続されている。

また、PNP型トランジスタ $Q_1$ に供給される制御信号 $C_1$ の信号経路に、制御部11への電流の逆流を防止するための逆流阻止手段を設けているのは、第1の実施形態の第1実施例と同様である。図11に示す例では、エミッタ接地されたNPN型トランジスタ $Q_3$ が逆流阻止手段として具備されている。また、NPN型トランジスタ $Q_3$ には、ベース－エミッタ間抵抗 $R_3$ およびベース抵抗 $R_{3b}$ が接続されている。

#### （第2実施例）

次に図12は、第4の実施形態の第2実施例に係る発音器音量調整装置を示す

回路構成図である。同図において、本実施形態では、発音器音量調整装置のスイッチ部 SW 1 に P チャンネル型 F E T P 1 を、スイッチ部 SW 2 に N チャンネル型 F E T P 4 をそれぞれ使用している。

また、P チャンネル型 F E T P 1 に供給される制御信号 C 1 の信号経路に、制御部 1 1 への電流の逆流を防止するための逆流阻止手段を設けているのは、第 1 の実施形態の第 2 実施例と同様である。図 1 2 に示す例では、エミッタ接地された N P N 型トランジスタ Q 3 が逆流阻止手段として具備されている。また、N P N 型トランジスタ Q 3 には、ベース－エミッタ間抵抗 R 3 およびベース抵抗 R 3 b が接続されている。

以上のように、第 4 の実施形態（第 1 実施例および第 2 実施例を含む）の発音器音量調整装置によれば、第 1 および第 2 の実施形態と同様に、制御信号 C 1 , C 2 の組み合わせ制御に応じたスイッチ部 SW 1 , SW 2 の状態 ( O N / O F F ) により、4 段階の音量切替えが可能である。また、鳴音パターン信号 f のデューティ比および周波数を変化させることによって、発音器 1 3 が発する音（単音、デュアルトーン、メロディ音等）の音量や音階を微調整することもできる。

また、本実施形態でも、容易に多段階の音量切替えへの拡張が可能である。例えば、8 段階の音量切替えを行う構成とするには、スイッチ部および抵抗の並列回路を 3 個、発音器 1 3 と接地電位 G N D の間に直列接続し、3 本の制御信号で 3 個のスイッチ部をそれぞれオン／オフ制御するようにすればよい。すなわち、発音器音量調整装置のハードウェア物量についても、従来例と比較して、音量切替えの段階数の増加にしたがって顕著な削減が可能であり、本実施形態によれば、多段階の音量切替えを行う場合でも、部品点数を抑制して装置の縮小化・軽量化或いは装置コスト低減に貢献することができる。

#### <産業上の利用可能性>

以上説明したように、本発明の発音器音量調整装置によれば、制御手段から供給される制御信号によって、複数の抵抗にそれぞれ並列に接続された複数の第 1 のスイッチング手段をオン／オフ制御して、発音器の駆動回路に接続される抵抗

値を段階的に可変選択とすることにより、発音器の音量を調整するようにし、また、鳴音パターン信号発生手段からの鳴音パターン信号により第2のスイッチング手段をオン／オフ制御することにより、発音器の音量を微調整することとしたので、 $2^j$ 段階の音量切替えを、 $j$ 本の制御信号の組み合わせ制御に応じた $j$ 個のスイッチ部の状態（オン／オフ）により、基本的に $j+1$ 個のトランジスタおよび $j$ 個の抵抗で構成することが可能であり、従来と比較したハードウェア物量の削減は音量切替えの段階数の増加にしたがって顕著となる。結果として、本発明の発音器音量調整装置によれば、多段階の音量切替えを行う場合でも、部品点数を抑制して装置の縮小化・軽量化或いは装置コスト低減に貢献し得る発音器音量調整装置を提供することができる。

また、鳴音パターン信号をPWM制御信号とし、例えば、発音器の駆動回路に接続される抵抗値を段階的に可変選択する選択制御方式によりおおまかな音量調整を行うと共に、PWM制御信号を用いたPWM制御方式によって音量の微調整を行うようにすれば、ハードウェア物量を削減すると共に、メロディ音の音量制御における音色の変化という不具合についても抑制することができる。

## 請 求 の 範 囲

1. 発音器の駆動回路に直列に接続された複数の抵抗と、  
前記複数の抵抗にそれぞれ並列に接続された複数の第1のスイッチング手段と、  
前記複数の第1のスイッチング手段に供給する制御信号により該第1のスイッチング手段をオン／オフ制御する制御手段と、  
前記発音器に直列に接続された第2のスイッチング手段と、  
前記第2のスイッチング手段に供給する鳴音パターン信号により該第2のスイッチング手段をオン／オフ制御する鳴音パターン発生手段と、  
を有することを特徴とする発音器音量調整装置。
2. 前記複数の抵抗が前記発音器と接地電位との間に接続され、  
前記複数の第1のスイッチング手段が、前記制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第1半導体スイッチであることを特徴とする請求の範囲第1項に記載の発音器音量調整装置。
3. 前記複数の抵抗が前記発音器と駆動電源電位との間に接続され、  
前記複数の第1のスイッチング手段が、前記制御信号がバイナリ制御信号で“L”レベルのときにオン状態に遷移する第2半導体スイッチであり、  
前記制御信号の信号経路に、それぞれ前記第2半導体スイッチから前記制御手段への電流の逆流を阻止する逆流阻止手段を有することを特徴とする請求の範囲第1項に記載の発音器音量調整装置。
4. 前記複数の抵抗の一部が前記発音器と接地電位との間に接続され、前記複数の抵抗の他の部分が前記発音器と駆動電源電位との間に接続され、  
前記複数の抵抗の一部に並列接続される複数の第1のスイッチング手段が、  
前記制御信号がバイナリ制御信号で“H”レベルのときにオン状態に遷移する第1半導体スイッチであり、



前記複数の抵抗の他の部分に並列接続される複数の第1のスイッチング手段が、前記制御信号がバイナリ制御信号で“L”レベルのときにオン状態に移移する第2半導体スイッチであり、

前記第2半導体スイッチに供給される制御信号の信号経路に、それぞれ前記第2半導体スイッチから前記制御手段への電流の逆流を阻止する逆流阻止手段を有することを特徴とする請求の範囲第1項に記載の発音器音量調整装置。

5. 前記第1半導体スイッチは、NPN型トランジスタまたはNチャネル型電界効果トランジスタであることを特徴とする請求の範囲第2項または第4項に記載の発音器音量調整装置。

6. 前記第2半導体スイッチは、PNP型トランジスタまたはPチャネル型電界効果トランジスタであり、前記逆流阻止手段は、NPN型トランジスタであることを特徴とする請求の範囲第3項または第4項に記載の発音器音量調整装置。

7. 前記鳴音パターン発生手段は、所定の信号と基準電圧とを比較する比較手段を有し、前記基準電圧に応じてデューティ比が変化するPWM制御信号を前記鳴音パターン信号として出力することを特徴とする請求の範囲第1項、第2項、第3項、第4項、第5項または第6項に記載の発音器音量調整装置。

8. 前記鳴音パターン発生手段は、所定デューティ比の信号とデューティ比可変のPWM制御信号との論理積をとって前記鳴音パターン信号を生成することを特徴とする請求の範囲第1項、第2項、第3項、第4項、第5項、第6項または第7項に記載の発音器音量調整装置。

図 1

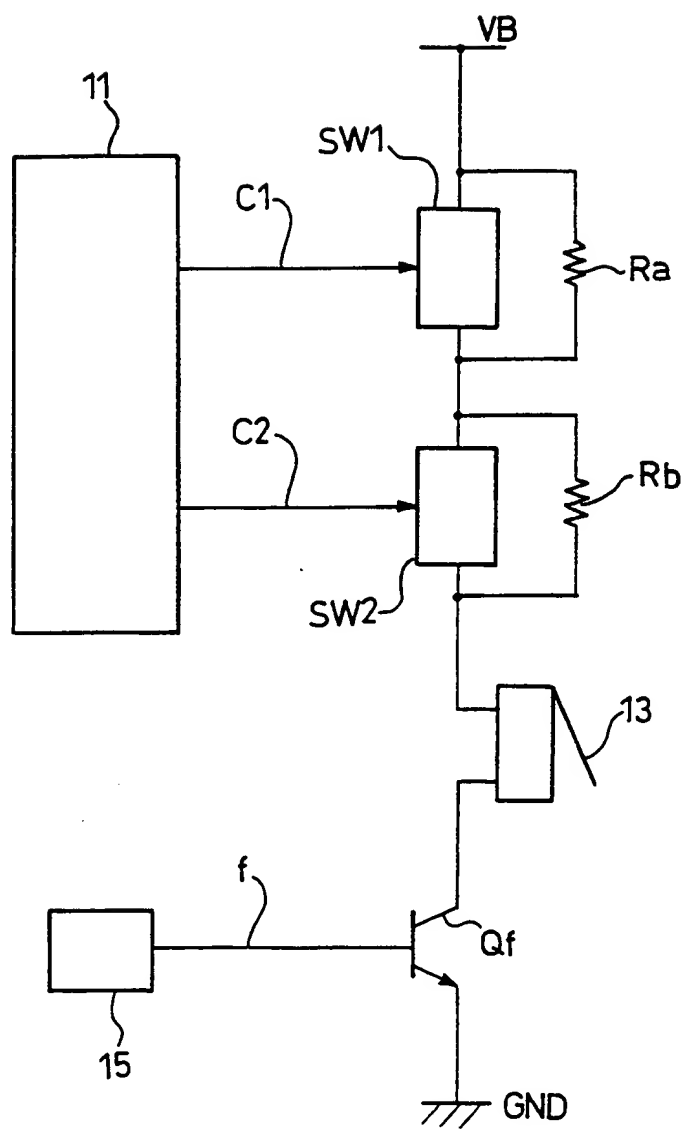


図 2

音量	大	中 (大)	中 (小)	小
スイッチ部SW1	ON	OFF	ON	OFF
スイッチ部SW2	ON	ON	OFF	OFF

但し、 $R_a < R_b$

图 3

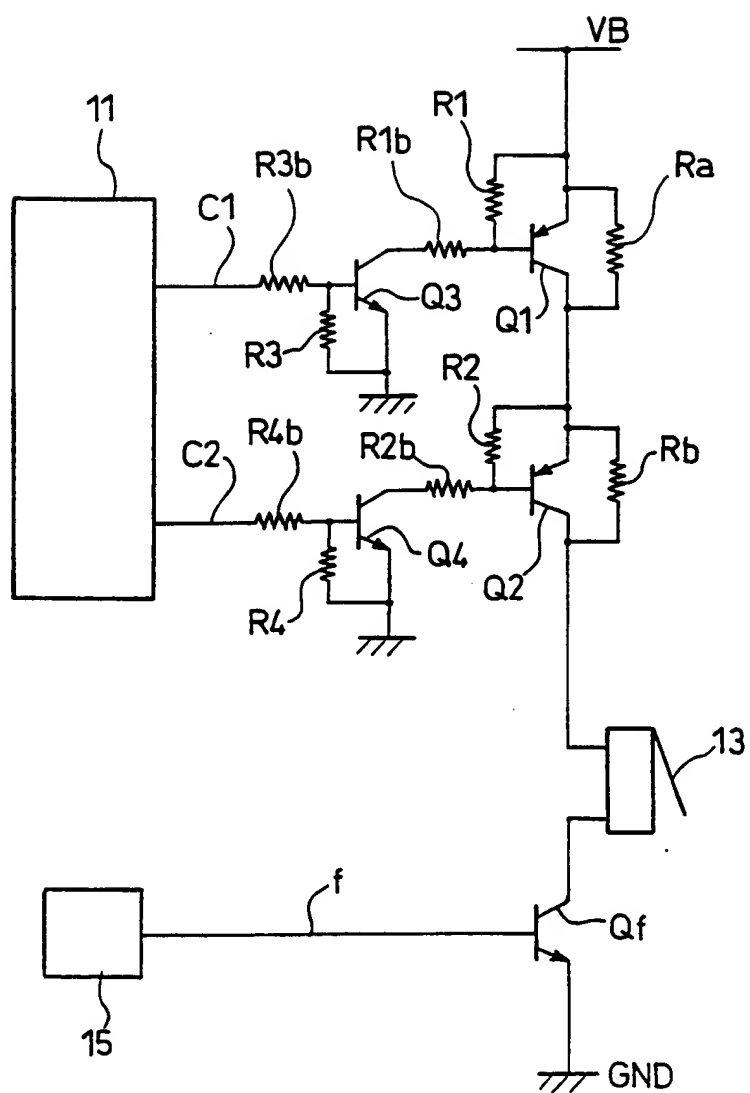


図 4

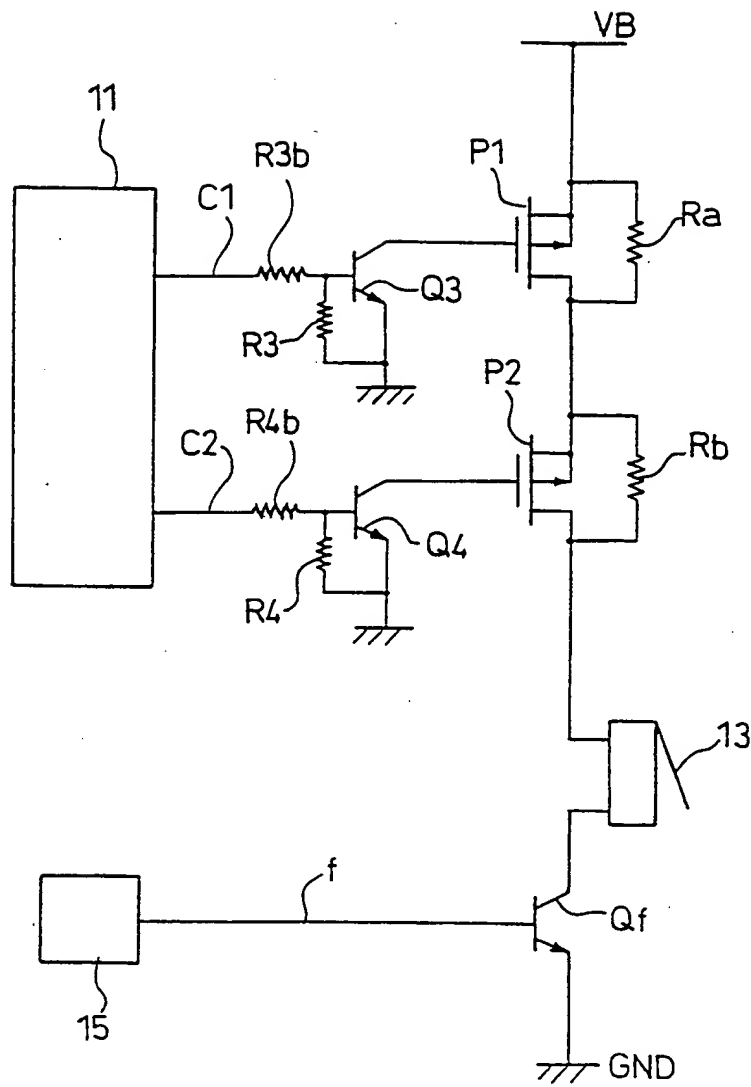


図 5

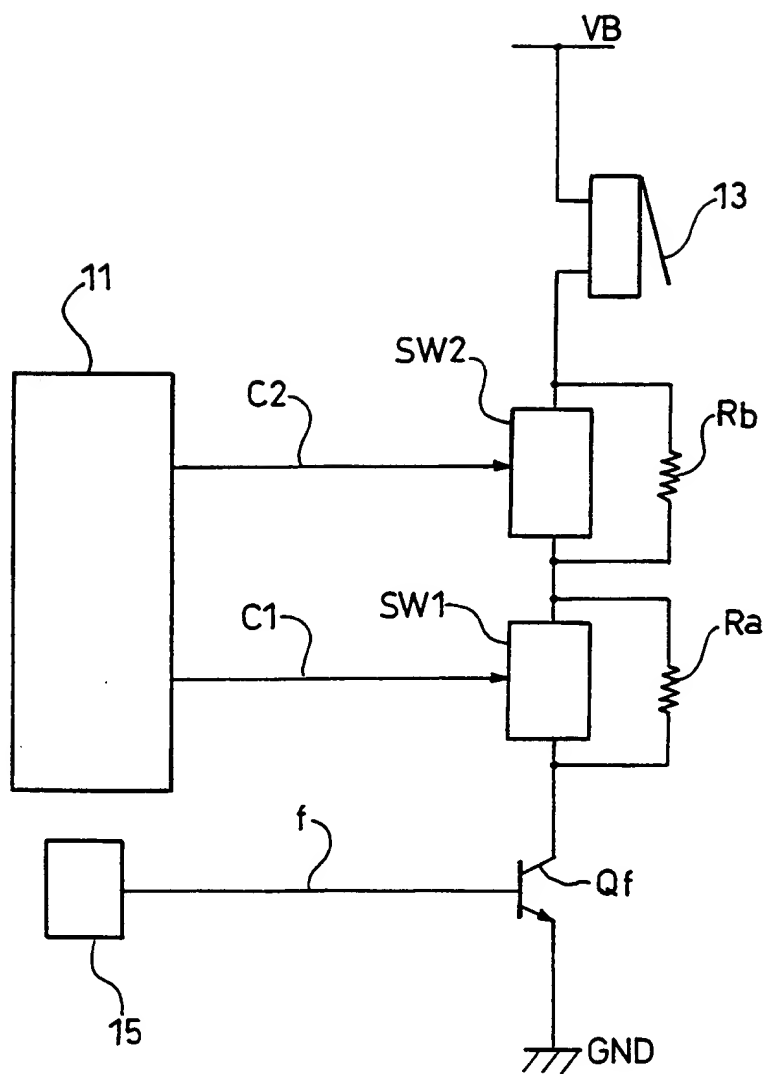


图 6

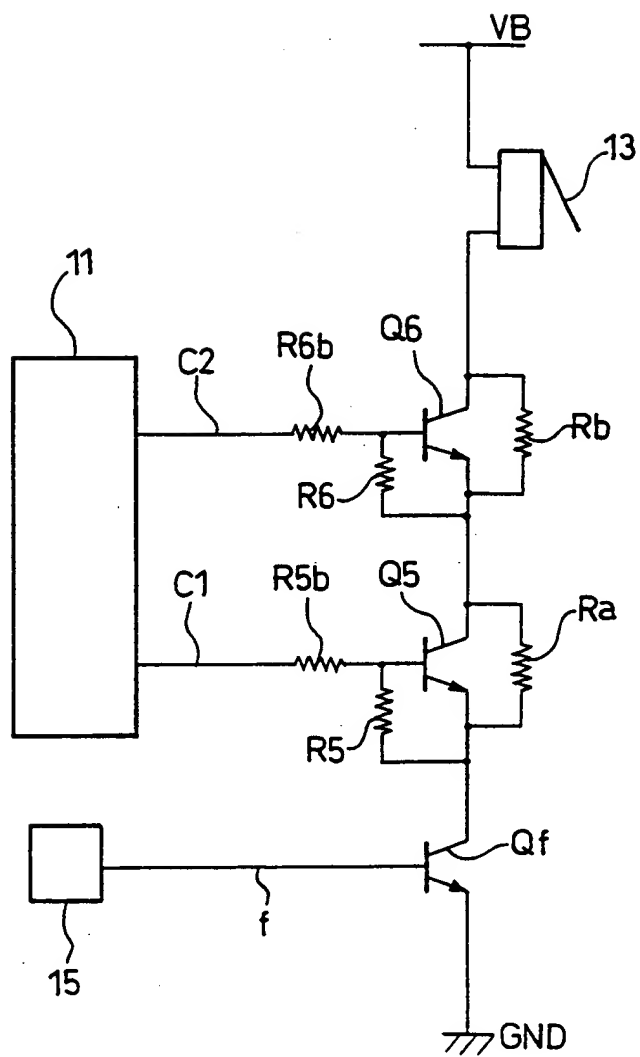


図 7

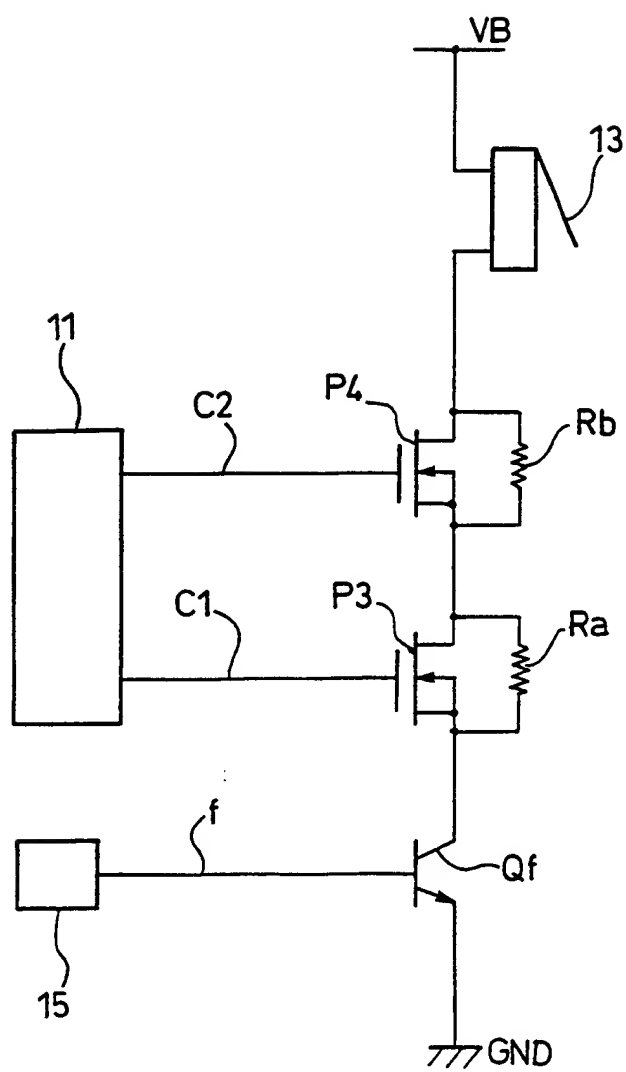




図 8

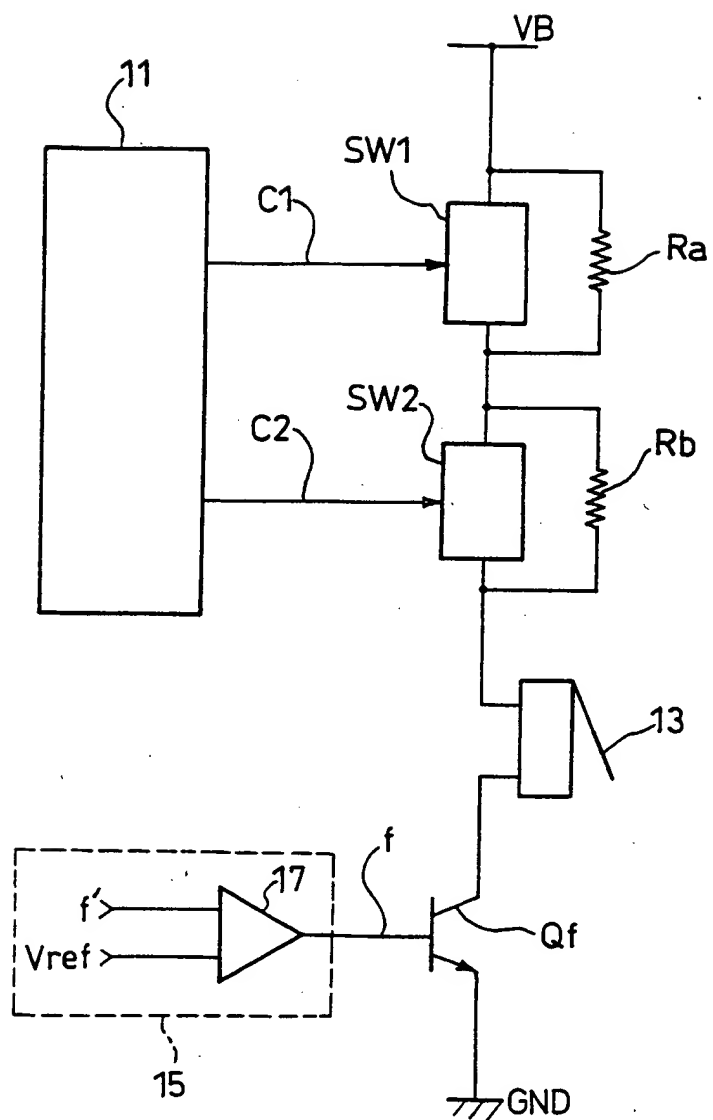


図 9

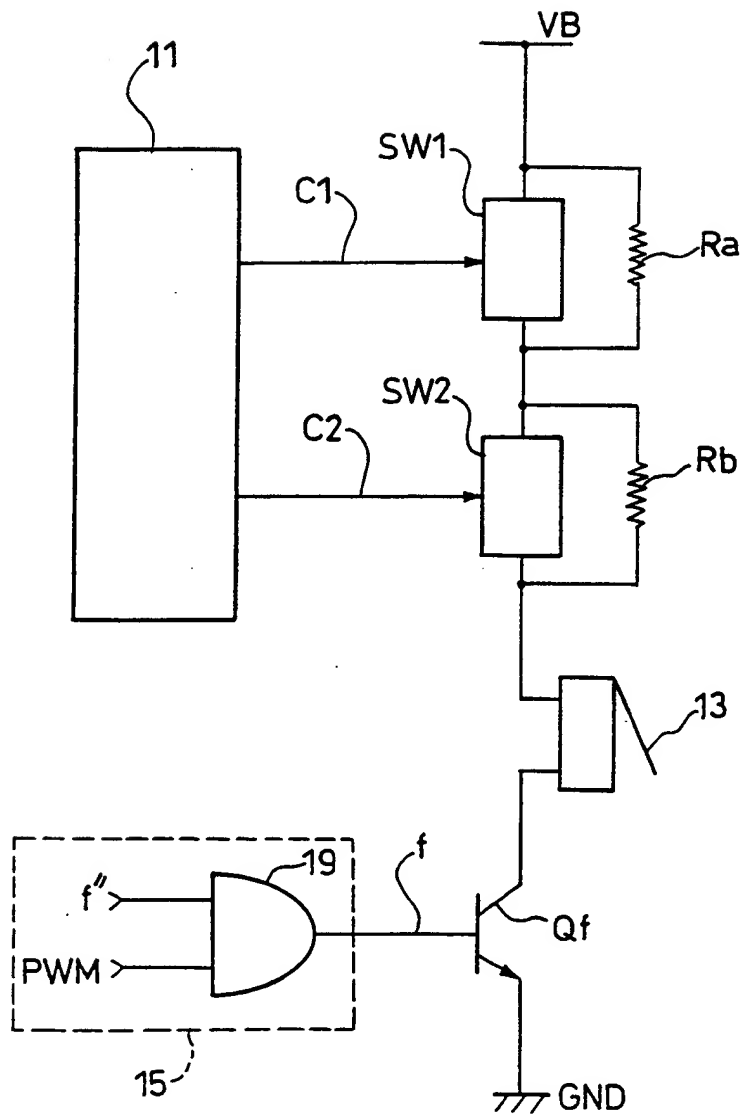


図 10

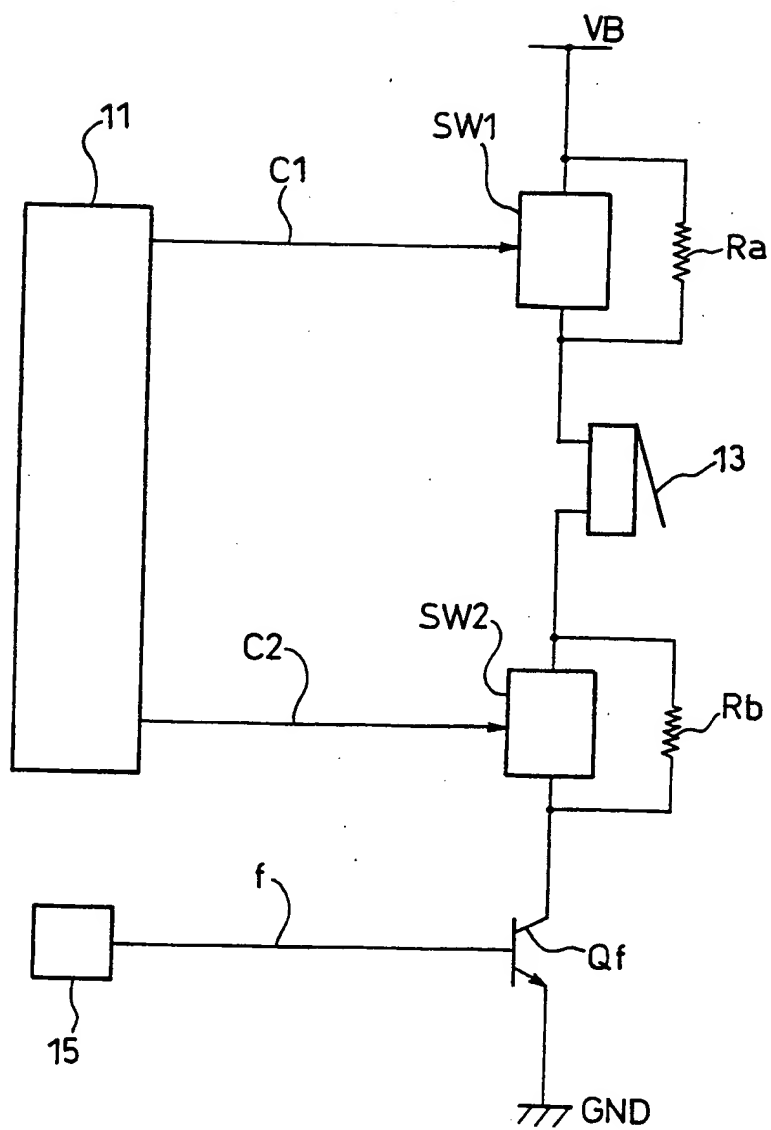


図 11

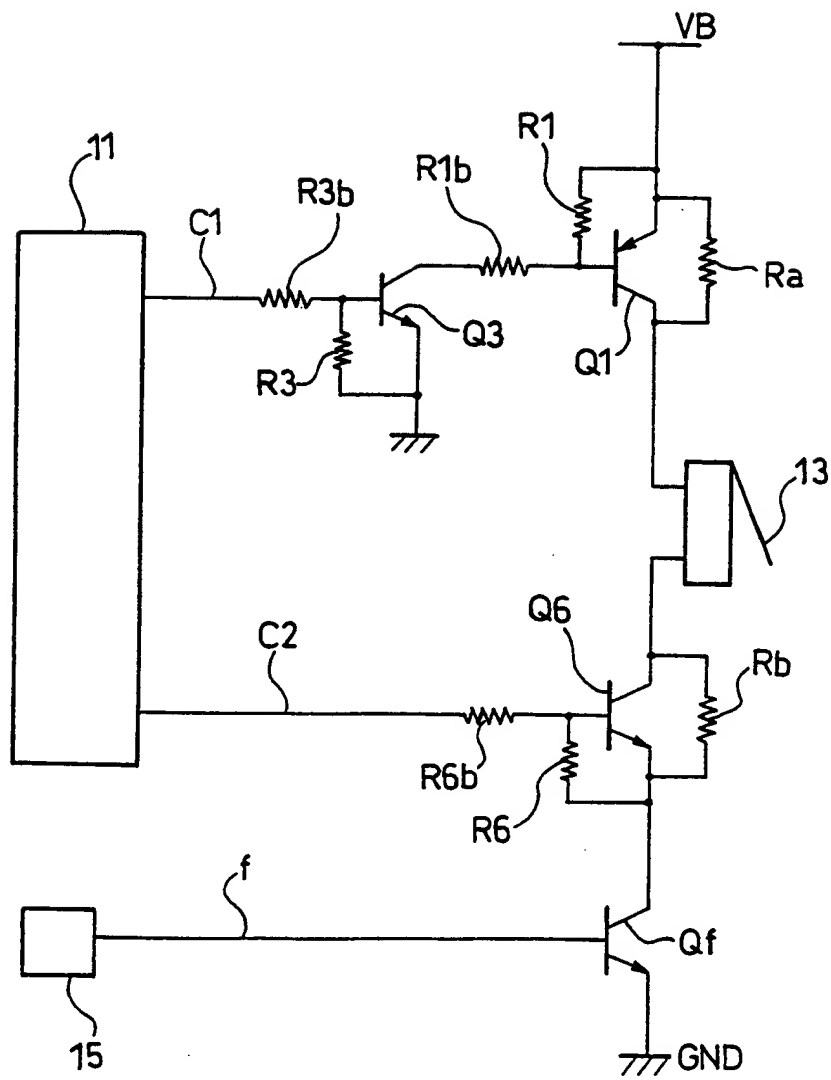
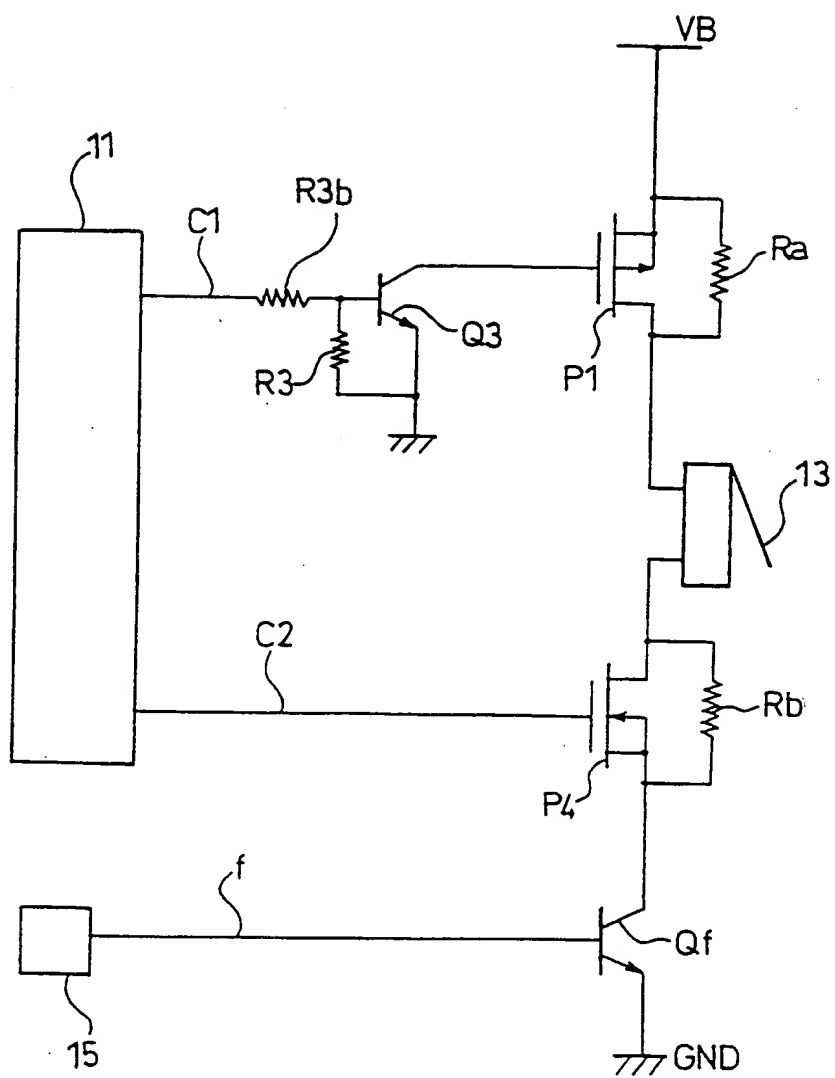


图 12



13

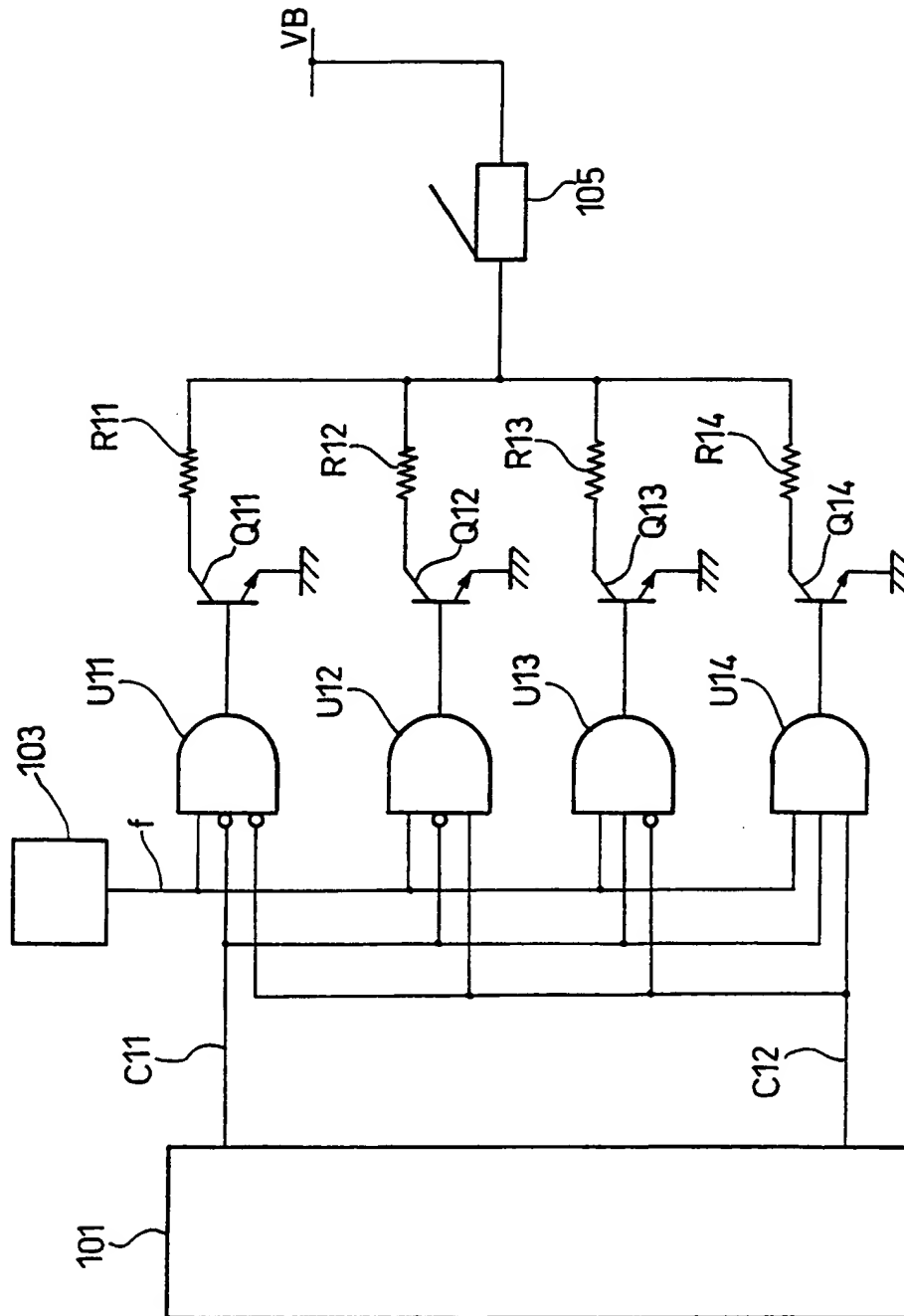


図 14

音量	大	中 (大)	中 (小)	小
制御信号 C 1	L	L	H	H
制御信号 C 2	L	H	L	H

但し、 $R11 < R12 < R13 < R14$

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/05336

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> Int.Cl <sup>7</sup> H03G 3/02		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) Int.Cl <sup>7</sup> H03G 3/02-3/18, H04R 3/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1966 Toroku Jitsuyo Shinan Koho 1994-2000 Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) WPI (resistance, switch, FET, reverse current)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 08-102990, A (Sanyo Electric Co., Ltd.) Full text; Fig. 1 (Family: none)	1-8
Y	JP, 08-139531, A (Hitachi, Ltd.) Full text; Fig. 2 (Family: none)	1-8
Y	US, 5, 523, 669, A (NEC Corporation), 04 June, 1996 (04.06.96), Full text; Fig. 1 & JP, 06-054452, A & EP, 005523669, B	3, 4, 6,
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 07 November, 2000 (07.11.00)		Date of mailing of the international search report 28 November, 2000 (28.11.00)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1' H03G 3/02

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1' H03G 3/02- 3/18, H04R 3/00,

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1966年

日本国公開実用新案公報 1971-2000年

日本国登録実用新案公報 1994-2000年

日本国実用新案登録公報 1996-2000年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

WPI (resistance, switch, FET, reverse current)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 08-102990, A (三洋電機株式会社) 全文, 第1図 (ファミリーなし)	1-8
Y	JP, 08-139531, A (株式会社日立製作所) 全文, 第2図 (ファミリーなし)	1-8
Y	US, 5, 523, 669, A (NEC Corporation) 04. 6月. 96 (04. 06. 96) 全文, 第1図& JP, 06-054452, A&EP, B, 005523669, B	3, 4, 6

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

07. 11. 00

国際調査報告の発送日

28.11.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

緒方 寿彦



5 T

8321

電話番号 03-3581-1101 内線 3566

**This Page Blank (uspto)**